

硬 X 線光電子分光による金属シリサイドおよびフロロカーボン膜の解析 Analysis of Metal Silicide Films and Fluorocarbon Films using Hard X-ray Photoelectron Spectroscopy

田中 宏明^a, Gu Xun^b, 諏訪 智之^a, 寺本 章伸^a, 河瀬 和雅^c
Hiroaki Tanaka^a, Gu Xun^b, Tomoyuki Suwa^a, Akinobu Teramoto^a, Kazumasa Kawase^c

^a東北大学未来科学技術共同研究センター, ^b東北大学大学院工学研究科, ^c三菱電機先端総研

^aNew Industry Creation Hatchery Center, Tohoku University,

^bGraduate School of Engineering, Tohoku University,

^cAdvanced Technology R&D Center, Mitsubishi Electric Corporation

本研究課題において、数 nm 以上の膜厚のある金属シリサイドおよびフロロカーボン膜の界面構造や、表面とバルクでの構造を、硬 X 線光電子分光により解析した。金属シリサイドでは、下地 Si 基板の面方位によって、成長する金属シリサイドの構造が異なることが示唆された。また、フロロカーボン膜において、これまで観察ができなかった表面近傍とバルクの相違について解析が可能であることが示された。

キーワード： XPS、シリサイド

背景と研究目的：

現在の情報化社会を支えているシリコン系半導体集積回路 (LSI) の進歩は、これを構成する基本素子である金属/絶縁膜/半導体電界効果トランジスタ (MOSFET) の微細化 (スケールアップ) によりなされた。トランジスタ中のキャリア移動度を高めるため、我々の研究グループでは、デバイス構造からの取り組みに対してアキュムレーション型 MOSFET の導入、材料・プロセスからの取り組みとしてホールの移動度の高い Si (551) 面を用いる事や Si 表面の平坦化の研究を行っている。

一方で、トランジスタに直列に挿入される抵抗成分によってトランジスタの電流駆動能力が制限され、トランジスタ性能の向上を阻害している。トランジスタに挿入される直列抵抗には、ソース・ドレイン領域と配線を接続する高濃度 Si 層/金属シリサイド間のコンタクト抵抗が考えられる。コンタクト抵抗を小さくするためには、Si 高濃度層に対して、Si に対して障壁高さの低い金属シリサイド材料を用いる事が必須である。n 型 Si に対して ErSi₂ を用い、Si (100) 上で 0.3eV の低障壁のコンタクトを実現しているが、Si (551) 上では 0.45eV 程度と障壁が高くなる。この電気的特性は、界面構造や金属シリサイドの組成などにより起こると考えられるが、そのメカニズムは、未解明である。

また、配線での遅延を低減するために、層間絶縁膜として低誘電率材料の導入が必須となる。我々はノンポーラスのフロロカーボン膜を検討している。これまで、フロロカーボン膜はインテグレーションプロセスにおいて、配線の電気特性の劣化が起きる事が分かっている。これに対して、プラズマ処理を行うことにより、電気特性が変化することが分かったが、原因については、未解明である。

高性能の集積回路を実現するために、Si/金属シリサイド界面や低誘電率材料の物性を解明する事は、学術的にも極めて大きな意義があるとともに、産業的にも LSI 開発におけるベンチマーク的な意義を有する。

厚さが数 nm の金属シリサイドと Si の界面構造や、数 nm と考えられるフロロカーボン膜表面の改質層とバルクの状態の相違を、通常用いられるような AlK α 線励起光電子分光により検出する

ことは極めて難しい。しかし、2002年にSPring-8で開始された硬X線（6-8 keV）光電子分光では、Siおよび金属シリサイド、フロロカーボン膜の電子の脱出深さが、それぞれ10 nm程度となり、膜厚7 nm程度の金属シリサイドで被覆したSi/金属シリサイド界面構造や、フロロカーボン膜の深さ方向の構造変化の解析も可能となっている。

実験方法：

本実験課題において、Si（100）およびSi（551）基板上におけるSi/金属シリサイドの界面構造の変化を明らかにすることを目的として、Si（100）基板上およびSi（551）基板上に形成した7 nmのErSi₂/SiからのSi 1s及びEr 3d_{5/2}スペクトルの測定を行った。また、フロロカーボン膜においては、プラズマ処理による表面の膜質の変化を明らかにするため、Si（100）面上に150 nmのフロロカーボン膜を成膜し、ダメージ修復のためのプラズマ処理を行う前後におけるC 1sスペクトルの測定を行った。

結果および考察：

図1に、Si（100）基板上およびSi（551）基板上に形成した7 nmのErSi₂/Siにおいて得られたEr 3d_{5/2}ピークの高さにより規格化した、Si 1sスペクトルを示す。硬X線（6-8 keV）光電子分光により、Si基板からのSi 1sスペクトル（1840.5 eV付近）において、低エネルギー側に裾を持つスペクトルが観測された。特に低脱出角度でより顕著に観測されていることから、膜厚7 nm程度の金属シリサイドで被覆したSi/金属シリサイドの金属シリサイドと界面の構造の違いを観察可能な事が示唆された。また、Si基板の面方位によりEr 3d_{5/2}で規格化したときのSi 1sの信号強度に明らかな違いがあり、Si（100）基板上に形成された金属シリサイドとSi（551）基板上に形成された金属シリサイドでは、構造・組成に変化があると考えられる。これまで、Si基板面方位およびその上に形成される金属シリサイドの膜厚により、Si/金属シリサイド間の障壁高さが変化することが確認されている。本課題において、硬X線光電子分光を用いることにより、これまでに確認されている電気的特性だけでなく、Si基板面方位を変化させた場合、その金属シリサイドの構造・組成、および界面構造に物理的な違いがあることが示唆された。

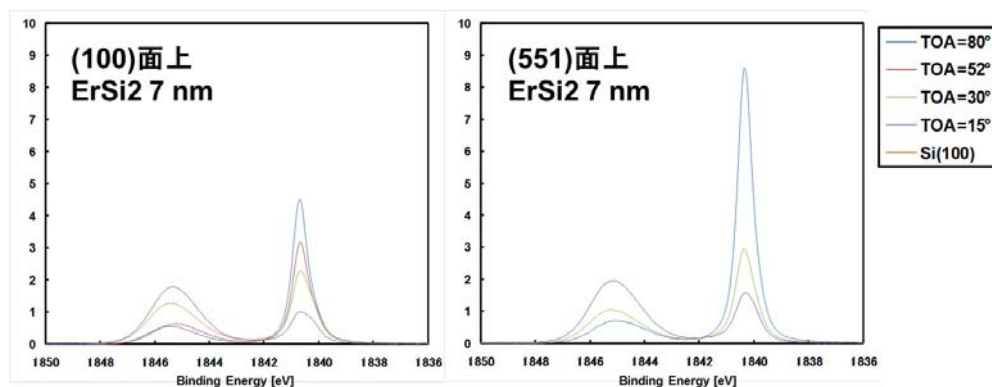


図1. ErSi₂からの基板面方位を変化させたときのSi 1sスペクトル

次に、フロロカーボン膜のプラズマ処理前後における、硬X線光電子分光によるC 1sスペクトルを図2に示す。80°と15°の2種類の脱出角度を用い測定した。プラズマ処理後のサンプルに対して、フロロカーボン膜のバルク部分が主に観察されていると考えられる脱出角度80°でのスペクトルと、膜の表面近傍が観察されていると考えられる脱出角度15°でのスペクトルでは、異なるスペクトルが得られることが分かった。また、処理前のスペクトルでは、脱出角度による差は小さいが、処理後は、脱出角度15°のスペクトルが、処理前のスペクトルや脱出角度80°のスペクトルと比較して大きく変化しており、プラズマ処理によって、フロロカーボン膜最表面の化学構造が、より劣化したと考えられる。

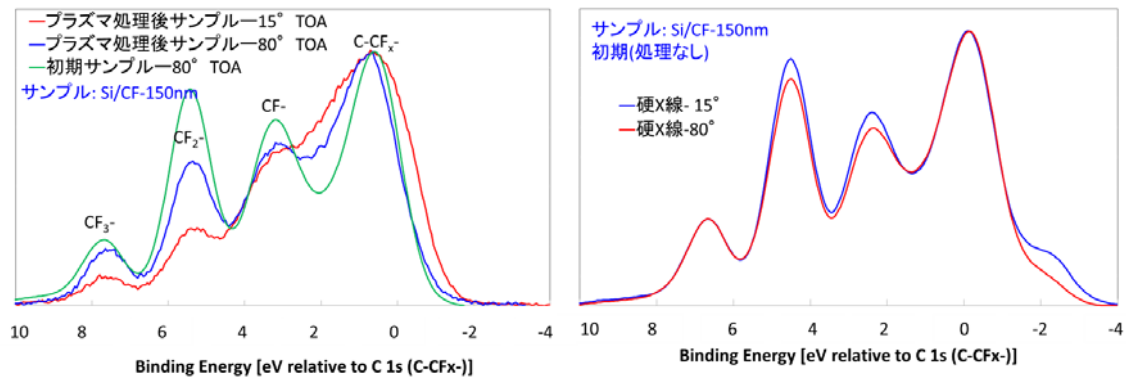


図 2. フロロカーボン膜のプラズマ処理前後の C 1s スペクトル

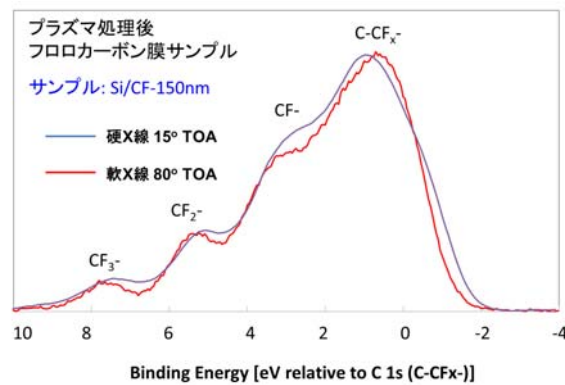


図 3. 軟 X 線脱出角度 80° および硬 X 線 15° での C 1s スペクトル

図 3 に、プラズマ処理後のサンプルにおいて、脱出角度 80° での軟 X 線を用いたスペクトルと、脱出角度 15° での硬 X 線を用いたスペクトルを示す。これらの間には顕著な差異が見られなかった。これは、軟 X 線を用いた光電子分光では、光電子の脱出深さが小さいため、膜の表面近傍のみが観察されるためと考えられる。フロロカーボン膜のバルク部分の測定には、硬 X 線光電子分光を用いなくてはならないことが明確になった。

今後の課題：

これまで、Si 基板面方位およびその上に形成される金属シリサイドの膜厚により、Si/金属シリサイド間の障壁高さが変化することが確認されていた。今回、硬 X 線光電子分光を用いることにより、Si 基板面方位を変化させた場合、その金属シリサイドの構造・組成、および界面構造に違いがあることが示唆された。今後、より詳細に Si/金属シリサイド界面や金属シリサイド層の、下地 Si の面方位や金属シリサイドの膜厚による構造の変化を見出し、電気的特性との相関について解明し、Si/金属シリサイド間の最適な界面構造形成手法について考察することが課題となる。

また、フロロカーボン膜においても、硬 X 線光電子分光を用いることにより、バルク部分の評価が可能となることが分かった。プラズマ処理による表面構造の変化や、バルクの構造の違いによる電気的特性を統計的に評価することにより、集積回路の多層化に欠かせないフロロカーボン膜の成膜や、その後の処理法について、今後より詳細に検討を行う。

近年、トランジスタ中の移動度向上の研究は盛んに行われているが、直列抵抗が大きいと、その効果は、ほとんど発揮されなくなる。直列抵抗の低減や層間絶縁膜の低誘電率化は、トランジスタの移動度向上の研究を実りあるものにするためにも非常に有効であり、各種プロセスと Si/金属シリサイド界面や金属シリサイド、フロロカーボン膜の構造との関係を詳細に解明することは、高性能デバイス製造プロセスを確立する上で極めて重要であり、今回の評価で硬 X 線による光電子分光は、有効な測定手段であることが明らかとなった。さらに評価法を検討し、デバイス評価に適用することで、半導体デバイスの性能向上を図る。